

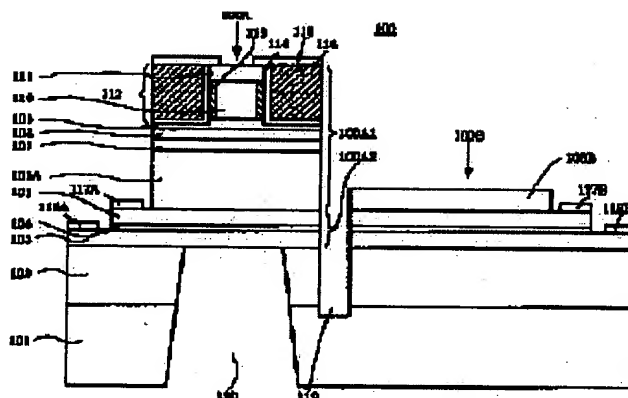
# MONOLITHIC LIGHT-RECEIVING AND-EMITTING ELEMENT AND OPTICAL PICKUP USING IT

**Patent number:** JP10242500  
**Publication date:** 1998-09-11  
**Inventor:** KITAMURA SHOJIRO; MORI KATSUMI  
**Applicant:** SEIKO EPSON CORP  
**Classification:**  
- **International:** H01L31/12; G11B7/125  
- **European:**  
**Application number:** JP19970044397 19970227  
**Priority number(s):**

## Abstract of JP10242500

**PROBLEM TO BE SOLVED:** To provide a monolithic light-receiving and -emitting element by which both a laser oscillation characteristic in a light-emitting part and a light- to-current conversion efficiency in a light-receiving part can be ensured well.

**SOLUTION:** A light-emitting part 100A and a light-receiving part 100B are formed at least in two regions on a high-resistance semiconductor substrate 101. The light-emitting part 100A is composed of a vertical resonator-type surface emitting laser 100A1 and of a PIN photodiode 100A2, and the quantity of radiate light of the laser 100A1 is monitored by the photodiode 100A2. The light-receiving part 100B is composed of a PIN photodiode having a resonator structure, and its resonator length is constituted so as to be resonated with reference to the wavelength of the radiant light of the laser 100A1 at room temperature. In addition, a lower-part mirror in the part of the photodiode 100A2 is removed by forming a hole part 120 in the part and in the part of the semiconductor substrate 101.



Data supplied from the esp@cenet database - Worldwide

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-242500

(43) 公開日 平成10年(1998) 9月11日

(51) Int.Cl.<sup>8</sup>

識別記号

F I

H 0 1 L 31/12

H 0 1 L 31/12

B

G 1 1 B 7/125

G 1 1 B 7/125

A

審査請求 未請求 請求項の数12 O L (全 12 頁)

(21) 出願番号 特願平9-44397

(22) 出願日 平成9年(1997) 2月27日

(71) 出願人 000002369

セイコーエプソン株式会社

東京都新宿区西新宿2丁目4番1号

(72) 発明者 北村 昇二郎

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

(72) 発明者 森 克己

長野県諏訪市大和3丁目3番5号 セイコ

ーエプソン株式会社内

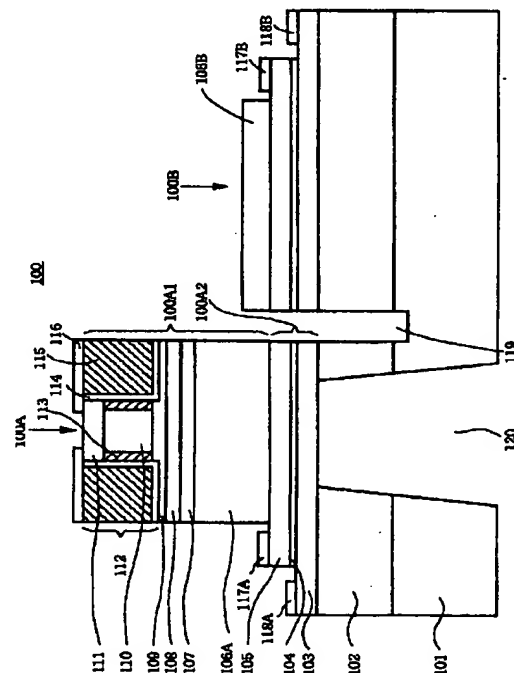
(74) 代理人 弁理士 鈴木 喜三郎 (外2名)

(54) 【発明の名称】 モノリシック受発光素子およびそれを用いた光ピックアップ

(57) 【要約】

【課題】 発光部でのレーザ発振特性と、受光部での光-電流変換効率とをともに良好に確保できるモノリシック受発光素子を提供すること。

【解決手段】 高抵抗の半導体基板101上の少なくとも2つの領域に、発光部100Aと受光部100Bを形成する。発光部100Aは垂直共振器型面発光レーザ100A1とPIN型フォトダイオード100A2からなり、100A2で100A1の出射光量をモニタする。受光部100Bは共振器構造を持つPIN型フォトダイオードからなり、その共振器長は室温において100A1の出射光の波長に対して共振するように構成されている。また、100A2の部分の下部ミラーはこの部分と半導体基板101の部分に穴部120を形成することにより除去されている。



【特許請求の範囲】

【請求項1】 高抵抗の半導体基板上の少なくとも2つの領域に、第1導電型半導体層と、第2導電型半導体層とがそれぞれ複数積層して形成され、一方の領域には、前記第1、第2導電型半導体層にて第1のPIN型フォトダイオードと、垂直共振器型面発光レーザがこの順に積層されて形成され、他方の領域には、前記第1、第2導電型半導体層にて共振器構造を持つ第2のPIN型フォトダイオードが形成され、前記第1のPIN型フォトダイオードと前記第2のPIN型フォトダイオードが同一の半導体層で形成されることを特徴とするモノリシック受発光素子。

【請求項2】 請求項1において、前記第1のPIN型フォトダイオードは前記垂直共振器型面発光レーザの出射光を検出し、前記第2のPIN型フォトダイオードは前記垂直共振器型面発光レーザの出射光の外部反射光、あるいは他の発光素子からの光を検出することを特徴とするモノリシック受発光素子。

【請求項3】 請求項1乃至2のいずれかにおいて、前記高抵抗の半導体基板上に、第1導電型の第1の半導体多層膜ミラーと、第1導電型の第1のコンタクト層と、吸収層と、第2導電型の第2のコンタクト層と、第2導電型の第2の半導体多層膜ミラーと、第2導電型の第1のクラッド層と、量子井戸構造の活性層と、第1導電型の第2のクラッド層と、第1導電型の第3の半導体多層膜ミラーと、第1導電型の第3のコンタクト層がこの順に積層され、前記一方の領域は、該領域の前記高抵抗の半導体基板および前記第1の半導体ミラーを除去し、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層にて前記第1のPIN型フォトダイオードと、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記第2のクラッド層と、前記第3の半導体多層膜ミラーと、前記第3のコンタクト層にて前記垂直共振器型面発光レーザが形成され、前記他方の領域は、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーの一部にて共振器構造を持つ前記第2のPIN型フォトダイオードが形成されていることを特徴とするモノリシック受発光素子。

【請求項4】 請求項1乃至2のいずれかにおいて、前記高抵抗の半導体基板上に、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記

第2のクラッド層と、前記第3のコンタクト層と、誘電体多層膜ミラーがこの順に積層され、前記一方の領域は、該領域の前記高抵抗の半導体基板および前記第1の半導体ミラーを除去し、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層にて前記第1のPIN型フォトダイオードと、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記第2のクラッド層と、前記第3のコンタクト層と、前記誘電体多層膜ミラーにて前記垂直共振器型面発光レーザが形成され、前記他方の領域は、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーの一部にて共振器構造を持つ前記第2のPIN型フォトダイオードが形成されていることを特徴とするモノリシック受発光素子。

【請求項5】 請求項1乃至4のいずれかにおいて、前記垂直共振器型面発光レーザで室温において共振する波長は、前記第2のPIN型フォトダイオードで室温において共振する波長よりも短波長となるように、各半導体層の膜厚を決めたことを特徴とするモノリシック受発光素子。

【請求項6】 請求項3乃至5のいずれかにおいて、前記第1のコンタクト層と前記第2のコンタクト層と前記第3のコンタクト層をそれぞれ露出させ、その露出させた部分にそれぞれ第1の電極と第2の電極と第3の電極を形成し、前記一方の領域では、前記第2の電極と前記第3の電極にて前記垂直共振器型面発光レーザに電流を注入し、前記第1の電極と第2の電極にて前記第1のPIN型フォトダイオードに流れる電流を検出し、前記他方の領域では、前記第1の電極と前記第2の電極にて共振器構造を持つ前記第2のPIN型フォトダイオードに流れる電流を検出することを特徴とするモノリシック受発光素子。

【請求項7】 請求項1乃至6のいずれかにおいて、前記一方の領域の各半導体層と前記他方の領域の各半導体層との間とが、それぞれ電気的に絶縁されていることを特徴とするモノリシック受発光素子。

【請求項8】 請求項7に記載のモノリシック化受発光素子を有し、前記垂直共振器型面発光レーザから出射されたレーザ光を光ディスクに照射し、該光ディスクからの反射光を共振器構造を持つ第2のPIN型フォトダイオードにて受光して、前記光ディスクに対してデータを記録再生することを特徴とする光ピックアップ。

【請求項9】 請求項8において、一方の面上に対物レンズを、他方の面上に回折格子をそれぞれ形成した透明基板と、前記モノリシック受発光素子とを、

3

前記透明基板の前記回折格子が形成された面と、前記モノリシック受発光素子の前記垂直共振器型面発光レーザの光を出射する面とが対向し、  
前記透明基板上の前記対物レンズの光軸と、前記垂直共振器型面発光レーザの発光部の中心とが略一致するように、  
位置合わせして貼り合わせることによって形成し、  
浮上スライダに搭載することを特徴とする光ピックアップ。

【請求項10】 請求項9において、  
前記対物レンズが前記透明基板上に形成した鋸歯形状を持つブレース化グレーティングレンズであることを特徴とする光ピックアップ。

【請求項11】 請求項9において、  
前記対物レンズが前記透明基板上に円形開口を持つマスクを形成した後、イオン交換処理によって前記透明基板中に屈折率分布を付けることによって作成したマイクロ平板レンズであることを特徴とする光ピックアップ。

【請求項12】 請求項9乃至11のいずれかにおいて、  
前記モノリシック受発光素子は前記第2のPIN型フォトダイオードからなる2つの受光部を有し、前記回折格子は前記光ディスクの記録トラックに平行な直線で2つの領域で分割され、前記光ディスクからの反射光のうち、

前記回折格子の一方の領域による回折光が、前記一方の受光部に入射し、前記回折格子の他方の領域による回折光が、前記他方の受光部に入射して、  
双方の前記受光部の差をとることによりトラックエラー信号を、双方の前記受光部の和をとることにより前記データを再生することを特徴とする光ピックアップ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、発光素子と受光素子を同一の半導体基板上に集積したモノリシック受発光素子およびそれを用いた光ピックアップに関する。

【0002】

【従来の技術】フォトダイオード等の受光部と半導体レーザ等の発光部とを一对で使用するものとして、例えば光を用いて情報を記録再生する光ピックアップが知られている。これは、半導体レーザからのレーザ光を記録媒体に入射させ、その反射光を受光部にて検出して、情報の記録、再生を行うものである。

【0003】近年、この光ピックアップの小型化、簡素化をはかるために様々な研究がなされているが、その一つに発光素子と受光素子を同一の半導体基板上に集積することが検討されている。なかでも、光源を半導体基板の垂直方向にレーザ光を出射するようにこの半導体基板に垂直な方向に共振器を形成した垂直共振器型面発光レーザ（以下、VCSEL: Vertical Cavi

4

ty Surface Emitting Laserと記す)とし、受光素子をVCSELの共振器と同一の構造である共振器構造を持つフォトダイオードとして光源と受光素子をモノリシック化したモノリシック受発光素子は、その作成の容易さ、受発光素子のレイアウトの自由度の大きさ等から特に注目されている。このモノリシック受発光素子としては、例えば、Electronics Letters 20th June 1996 Vol. 32 No. 13 pp. 1205~1207において開示されたものが知られている。これは図11に示すように、半導体基板上301に下部分布反射型多層膜ミラー302、クラッド層に挟まれた多重量子井戸活性層からなる活性領域303、上部分布反射型多層膜ミラー304を順次成長させ、その後、受光素子を形成する部分300Bの上部分布反射型多層膜ミラー304の一部を化学的エッチングで取り除くことによってフォトダイオードの受光感度の最適化を行っている。

【0004】このように、受光部と発光部を同一基板上で同時に結晶成長させて形成しているため、受光部と発光部との位置関係は、フォトリソグラフィ工程でのパターンニング精度で定まり、高い位置精度を確保できる。また、受光部を共振器構造を持つフォトダイオードとすることにより、受光感度が向上するのみならず、その受光感度の波長帯域を狭くすることができ、例えば外光等のノイズを低減できるというメリットを持つ。

【0005】しかし、本発明者らの検討によれば、発光部と受光部とでは、同一の結晶成長層にて求められる最適条件が異なっており、一方の素子特性に合ったプロセス条件にて結晶成長層を形成すると、他方の素子特性が劣化するという問題点があった。特に、発光部の素子特性に合ったプロセス条件にて結晶成長を行うと、受光部の感度が劣化し、受光部にて微弱な強度の光を精度良く検出することができなかった。

【0006】この課題を解決するために、本発明者らは特願平7-198203において、PN型のフォトダイオードの上にVCSEL積層する構造の受光部を備えた面発光型半導体レーザを開示した。

【0007】

【発明が解決しようとする課題】しかしながら、この構造では、フォトダイオードが共振器構造をとらないため、高い受光感度を得ることができず、共振器構造をとることによるノイズに強くなるメリットを持たない。さらに、PN型のフォトダイオードであるため、高速変調された光に対する応答速度に限界があるという課題を有していた。

【0008】本発明はこのような課題を解決するものであり、その目的とするところは、同一基板上に発光部および受光部を形成しながらも、良好な発光部でのレーザ発振特性と、高い感度特性を持ち、外光などのノイズを低減でき、さらに応答速度の速い受光部を持つモノリシ

10

20

30

40

50

ック受発光素子およびそれを用いた光ピックアップを提供することにある。

【0009】

【課題を解決するための手段】本発明の第1のモノリシック化受発光素子は、高抵抗の半導体基板上の少なくとも2つの領域に、第1導電型半導体層と、第2導電型半導体層とがそれぞれ複数積層して形成され、一方の領域には、前記第1、第2導電型半導体層にて第1のPIN型フォトダイオードと、垂直共振器型面発光レーザがこの順に積層されて形成され、他方の領域には、前記第1、第2導電型半導体層にて共振器構造を持つ第2のPIN型フォトダイオードが形成され、前記第1のPIN型フォトダイオードと前記第2のPIN型フォトダイオードが同一の半導体層で形成されることを特徴とする。

【0010】また本発明の第2のモノリシック受発光素子は、前記第1のPIN型フォトダイオードは前記垂直共振器型面発光レーザの出射光を検出し、前記第2のPIN型フォトダイオードは前記垂直共振器型面発光レーザの出射光の外部反射光、あるいは他の発光素子からの光を検出することを特徴とする。

【0011】また本発明の第3のモノリシック受発光素子は、前記高抵抗の半導体基板上に、第1導電型の第1の半導体多層膜ミラーと、第1導電型の第1のコンタクト層と、吸収層と、第2導電型の第2のコンタクト層と、第2導電型の第2の半導体多層膜ミラーと、第2導電型の第1のクラッド層と、量子井戸構造の活性層と、第1導電型の第2のクラッド層と、第1導電型の第3の半導体多層膜ミラーと、第1導電型の第3のコンタクト層がこの順に積層され、前記一方の領域は、該領域の前記高抵抗の半導体基板および前記第1の半導体ミラーを除去し、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層にて前記第1のPIN型フォトダイオードと、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記第2のクラッド層と、前記第3の半導体多層膜ミラーと、前記第3のコンタクト層にて前記垂直共振器型面発光レーザが形成され、前記他方の領域は、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーの一部にて共振器構造を持つ前記第2のPIN型フォトダイオードが形成されていることを特徴とする。

【0012】また本発明の第4のモノリシック受発光素子は、前記高抵抗の半導体基板上に、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記第2のクラッド層と、前記第3のコンタクト層と、誘電体多層膜ミラーがこの順に積層され、前記一方の領域は、該領域の前記高抵抗の半導体基板および前記第1の半導体ミラーを除去し、前記第1のコンタクト層

と、前記吸収層と、前記第2のコンタクト層と、前記第1のPIN型フォトダイオードと、前記第2の半導体多層膜ミラーと、前記第1のクラッド層と、前記活性層と、前記第2のクラッド層と、前記第3のコンタクト層と、前記誘電体多層膜ミラーにて前記垂直共振器型面発光レーザが形成され、前記他方の領域は、前記第1の半導体多層膜ミラーと、前記第1のコンタクト層と、前記吸収層と、前記第2のコンタクト層と、前記第2の半導体多層膜ミラーの一部にて共振器構造を持つ前記第2のPIN型フォトダイオードが形成されていることを特徴とする。

【0013】また本発明の第5のモノリシック受発光素子は、前記垂直共振器型面発光レーザで室温において共振する波長は、前記第2のPIN型フォトダイオードで室温において共振する波長よりも短波長となるように、各半導体層の膜厚を決めたことを特徴とする。

【0014】また本発明の第6のモノリシック受発光素子は、前記第1のコンタクト層と前記第2のコンタクト層と前記第3のコンタクト層をそれぞれ露出させ、その露出させた部分にそれぞれ第1の電極と第2の電極と第3の電極を形成し、前記一方の領域では、前記第2の電極と前記第3の電極にて前記垂直共振器型面発光レーザに電流を注入し、前記第1の電極と第2の電極にて前記第1のPIN型フォトダイオードに流れる電流を検出し、前記他方の領域では、前記第1の電極と前記第2の電極にて共振器構造を持つ前記第2のPIN型フォトダイオードに流れる電流を検出することを特徴とする。

【0015】また本発明の第7のモノリシック受発光素子は、前記一方の領域の各半導体層と前記他方の領域の各半導体層との間とが、それぞれ電気的に絶縁されていることを特徴とする。

【0016】また本発明の第1の光ピックアップは、前記モノリシック化受発光素子を有し、前記垂直共振器型面発光レーザから出射されたレーザ光を、光ディスクに照射し、該光ディスクからの反射光を共振器構造を持つ第2のPIN型フォトダイオードにて受光して、前記光ディスクに対してデータを記録再生することを特徴とする。

【0017】また本発明の第2の光ピックアップは、一方の面上に対物レンズを、他方の面上に回折格子をそれぞれ形成した透明基板と、前記モノリシック受発光素子とを、前記透明基板の前記回折格子が形成された面と、前記モノリシック受発光素子の前記垂直共振器型面発光レーザの光を出射する面とが対向し、前記透明基板上の前記対物レンズの光軸と、前記垂直共振器型面発光レーザの発光部の中心とが略一致するように、位置合わせして貼り合わせることによって形成し、浮上スライダに搭載することを特徴とする。

【0018】また本発明の第3の光ピックアップは、前記対物レンズが前記透明基板上に形成した鋸歯形状を持

つブレース化グレーティングレンズであることを特徴とする。

【0019】また本発明の第4の光ピックアップは、前記対物レンズが前記透明基板上に円形開口を持つマスクを形成した後、イオン交換処理によって前記透明基板中に屈折率分布を付けることによって作成したマイクロ平板レンズであることを特徴とする。

【0020】また本発明の第5の光ピックアップは、前記モノリシック受発光素子は前記第2のPIN型フォトダイオードからなる2つの受光部を有し、前記回折格子は前記光ディスクの記録トラックに平行な直線で2つの領域で分割され、前記光ディスクからの反射光のうち、前記回折格子の一方の領域による回折光が、前記一方の受光部に入射し、前記回折格子の他方の領域による回折光が、前記他方の受光部に入射して、双方の前記受光部の差をとることによりトラックエラー信号を、双方の前記受光部の和をとることにより前記データを再生すること

を特徴とする。

【0021】  
【発明の実施の形態】以下、本発明の実施例について、

図面を用いて説明する。  
【0022】（実施例1）図1は本発明の一実施例におけるモノリシック受発光素子100の発光部と受光部の断面を模式的に示す図であり、図2はその概略斜視図である。

【0023】図1、図2に示すモノリシック受発光素子100は、高抵抗の半導体基板101上の異なる領域に、それぞれ発光部100Aと受光部100Bとが形成されている。本実施例では、発光部100Aが垂直共振器型面発光レーザ（VCSEL100A1）とその出射光量をモニタするPIN型フォトダイオード100A2で、受光部100Bが共振器構造を持つPIN型フォトダイオードでそれぞれ形成されている。この発光部100A、受光部100Bの平面的レイアウトとしては、図2に示すように、例えば発光部100Aの両側の2ヶ所に、受光部100Bを形成している。このモノリシック受発光素子100の発光部100A、受光部100Bの数は、図2に示す数に限定されるものではなく、複数の発光部と複数の受光部を平面的にレイアウトすることが可能である。

【0024】まず、発光部100Aの構造について説明すると、GaAsからなる半導体基板101上には、p型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層とp型AlAs層をこの順に交互に30ペア積層し例えば波長780nm付近の光に対し99.5%以上の反射率を持つ分布反射型多層膜ミラー（第1のp型DBRミラー102）、p型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層（第1のp型コンタクト層103）、GaAs層（吸収層104）、n型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層（n型コンタクト層105）が形成される。そしてその上には1層のn型AlA

s層を積層し、さらにn型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層とn型AlAs層をこの順に交互に30ペア積層した、波長780nm付近の光に対し99.5%以上の反射率を持つ分布反射型多層膜ミラー（n型DBRミラー106A）が形成されている。そしてさらにその上には、n型Al<sub>0.5</sub>Ga<sub>0.5</sub>As層（n型クラッド層107）、Al<sub>0.3</sub>Ga<sub>0.7</sub>Asバリア層とGaAs量子井戸層からなり量子井戸層が5層で構成される多重量子井戸構造の活性層108、p型Al<sub>0.5</sub>Ga<sub>0.5</sub>As層（p型クラッド層109）、p型AlAs層とp型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層をこの順に交互に13ペア積層し波長780nm付近の光に対し98.5%~99%の反射率を持つ分布反射型多層膜ミラー（第2のp型DBRミラー110）、p型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層（第2のp型コンタクト層111）が形成されている。そして、第1のp型DBRミラー102および半導体基板101は発光部100Aの直下の部分で除去されている。したがって、発光部100Aは、n型DBRミラー106Aとこれより上に積層された部分でVCSEL100A1を、第1のp型コンタクト層103と吸収層104およびn型コンタクト層105でVCSELの出射光量をモニタするPIN型フォトダイオード100A2をそれぞれ形成する。そして、p型オーミック電極116とn型オーミック電極117AによりVCSEL100A1に電流を注入する。また、p型オーミック電極118Aとn型オーミック電極117Aにより第1のp型DBRミラー102からのVCSELの出射光量に応じた電流を検出する。ここで、100A2はPIN型フォトダイオードであるため応答速度が速く、高速変調されたVCSELからの出射光に対して十分な応答速度を持つことができる。

【0025】ここで、活性層108は多重量子井戸構造をとっているが、この構造をとることにより周知のごとく、（a）低しきい電流が可能である、（b）量子井戸の幅を狭くすることにより発振波長を短波長化することができる、（c）しきい電流の温度依存性が小さい、

（d）高速変調特性が優れているという特徴を持つ。ここで、上記の特徴（b）において、量子井戸の幅によって決まる発振波長を $\lambda_1$ とし、n型クラッド層107、活性層108、p型クラッド層109で構成される共振器の長さによって決まる共振波長を $\lambda_2$ とすると、 $\lambda_1$ と $\lambda_2$ は電流注入時に発光部100Aの共振器の部分が局部的に発熱するために、注入電流を増加するに従って長波長側にシフトするが、 $\lambda_1$ のシフト量の方が $\lambda_2$ のシフト量よりも大きい。したがって、VCSELを連続発振させるためには、室温での $\lambda_1$ を $\lambda_2$ よりも短波長になるように量子井戸の幅を決めなければならない。本実施例では、780nm付近の波長で連続発振するように、量子井戸の幅および共振器長を決めた。

【0026】またここで、第1のp型DBRミラー10

2を部分的に除去したのは以下の2つの理由による。すなわち、第1の理由は、p型DBRミラー102はVCSELに対して外部共振器を構成するため、VCSELの安定したレーザ発振に対して影響を与えるのを避けるためである。また第2の理由は、第1のp型DBRミラー102がこの部分にあると、PIN型フォトダイオードは、第1のp型DBRミラー102とn型DBRミラー106Aによって挟まれた共振器構造になる。このPIN型フォトダイオードの共振器長は、後述するように、室温でVCSELの発振波長(780nm)付近に対して共振するように設計されているが、VCSELの直下にあるため、VCSELのレーザ発振時には室温よりも高温になり、共振器長が長くなる。すなわち、この部分における共振器構造による共振波長が長波長側にシフトし、VCSELの出射光の波長からずれるためである。

【0027】一方、受光部100Bの構造について説明すると、半導体基板101上には、第1のp型DBRミラー102が形成され、さらにその上には第1のp型コンタクト層103、吸収層104、n型コンタクト層105が形成され、またさらにその上にはn型AlAs層とn型Al<sub>0.15</sub>Ga<sub>0.85</sub>As層をこの順に交互に積層し、波長780nm付近の光に対し約82%の反射率を持つ5ペアの分布反射型多層膜ミラー(n型DBRミラー106B)が形成されている。したがって、受\*

$$\text{量子効率} = \frac{(1+R_2 \text{Exp}(-2\alpha d_2))(1-R_1)\text{Exp}(-2\alpha d_2)}{1-2\sqrt{R_1 R_2} \text{Exp}(-\alpha d_2) \cos[4\pi(n_1 d_1+n_2 d_2+n_3 d_3)/\lambda]+R_1 R_2 \text{Exp}(-2\alpha d_2)} \dots (1)$$

【0032】ただし、λは波長、R<sub>1</sub>はn型DBRミラー106Bの反射率、R<sub>2</sub>は第1のp型DBRミラー102の反射率、αは吸収層104の吸収係数とし、第1のp型コンタクト層103、吸収層104、n型コンタクト層105の屈折率および厚さをそれぞれn<sub>1</sub>およびd<sub>1</sub>、n<sub>2</sub>およびd<sub>2</sub>、n<sub>3</sub>およびd<sub>3</sub>とした。また、吸収層104以外の各層における吸収は無視した。

【0033】ここで、λを発光部100Aからの出射光の波長(本実施例では780nm)とし、R<sub>1</sub>を変化させたときの量子効率の変化を図3に示す。図中、実線は上式による計算値を示す。また、黒丸の点はn型DBRミラー106Bのペア数を変化させたときの量子効率の値を示し、各点に添えられた数字はそれぞれn型DBRミラー106Bのペア数を示す。この図から、n型DBRミラー106Bのペア数を最も高い量子効率を得られる5ペア(R<sub>1</sub>=0.82)とした。また、上式においてR<sub>1</sub>を0.82とし、波長λを変化させたときの、量子効率を計算した結果を図4に示す。図4から受光部100Bは量子効率に波長帯域を持つことがわかる。したがって、受光部100Bは発光部Aからの出射光の波長付近以外の光に対しては量子効率が低下するため、外光などによるノイズを低減することができる。

\*光部100Bは、第1のp型DBRミラー102とn型DBRミラー106Bとによって挟まれた、共振器構造を持つPIN型フォトダイオードを形成する。そして、p型オーミック電極118Bとn型オーミック電極117Bにより第2のp型DBRミラー111からのVCSELの出射光のうち図示しない測定対象物からの反射光量に応じた電流を検出する。ここで、受光部100BはPIN型フォトダイオードであるため応答速度が速く、高速変調された光に対して十分な応答速度を持つことができる。

【0028】ここで、受光部100Bは、発光部100Aに比べて流れる電流は非常に少なく、発光部100Aからも離れているため、VCSEL100A1のレーザ発振時においてもほぼ発光部の温度はほぼ室温と等しい。したがって、受光部100Bの共振器長は室温でVCSEL100A1の発振波長と共振する長さとした。

【0029】またここで、n型DBRミラー106Bのペア数を5ペアとした理由について以下に説明する。

【0030】受光部を共振器構造としたとき、J. Appl. Phys. 78(2), 15 July 1995 pp. 608~610に示されるように、この受光素子の量子効率を吸収層で吸収される光量と受光素子に入射する光量の比で表すと、次式で示される。

【0031】

【数1】

【0034】以下、本実施例に係わるモノリシック受発光素子100の構成および製造工程について、図5~図9にしたがって説明する。

【0035】まず、半導体基板101上に第1のp型DBRミラー102、第1のp型コンタクト層103、吸収層104、n型コンタクト層105、n型DBRミラー106、n型クラッド層107、活性層108、p型クラッド層109、第2のp型DBRミラー110、第2のp型コンタクト層111を順次、MOCVD法でエピタキシャル成長させる(図5(a))。このとき、本実施例では、成長温度を700℃とし、成長圧力を150 Torrとし、III族原料としてはTMGa(トリメチルガリウム)およびTMA1(トリメチルアルミニウム)の有機金属を、V族原料としてはAsH<sub>3</sub>を、n型ドーパントとしてはH<sub>2</sub>Seを、p型ドーパントとしてはDEZn(ジエチルジंक)をそれぞれ用いる。ここで、ドーピングを行う層のドーピング量は、第1のp型DBRミラー102の各層、n型DBRミラー106の各層、n型クラッド層107、p型クラッド層109、第2のp型DBRミラー110の各層を2×10<sup>18</sup>(cm<sup>-3</sup>)とし、第1のp型コンタクト層103、n型コンタクト層105、第2のp型コンタクト層



11

111を $1 \times 10^{19}$  (cm<sup>-3</sup>)とした。なお、本実施例においては、MOCVD法で各層をエピタキシャル成長させたが、MBE法によってエピタキシャル成長させてもよい。

【0036】その後、常圧熱CVD法によってエピタキシャル層上に250オングストローム程度のSiO<sub>2</sub>層からなる保護層I1を形成する。この保護層I1が積層された半導体層を覆うことにより、プロセス中の表面汚染を防いでいる。

【0037】次に、柱状部112の周囲のレジストパターンR1で覆われていない部分を、反応性イオンビームエッチング法（以下、RIE法と記す）により、p型クラッド層109の途中までエッチングを行う。この際、本実施例ではエッチングガスとしては塩素とアルゴンの混合ガスを用い、ガス圧を $1 \times 10^{-3}$ Torr、引出し電圧を400Vとした。ここで、p型クラッド層109の途中までしかエッチングしないのは、活性層の水平方向の注入キャリアと光を閉じ込めるための構造を、リブ導波路型の屈折率導波構造とするためである。そしてさらに発光部100Aの発光中心付近の注入電流密度を上げるための電流狭窄部113を形成するために、第2のp型DBRミラー110のAlAs層の一部を選択的に酸化する（図5（b））。この電流狭窄部113を形成するために、p型クラッド層109と第2のp型DBRミラー110のどちらか一方あるいは両方に、例えばイオン注入により不純物例えばプロトンまたは酸素イオンなどを導入して絶縁してもよい。

【0038】この後、レジストパターンR1を取り除き、常圧熱CVD法で、表面に1000オングストローム程度のSiO<sub>2</sub>絶縁膜114を形成する。この際のプロセス条件としては、基板温度を450℃、原料としてSiH<sub>4</sub>（モノシラン）と酸素を使用し、キャリアガスには窒素を用いた。さらにこの上にスピコート法を用いてSOG（Spin on Glass）膜115を塗布し、その後例えば、80℃で1分間、150℃で2分間、さらに300℃で30分間、窒素雰囲気中でベーキングする（図6（a））。

【0039】次に、SOG膜115とSiO<sub>2</sub>膜114をエッチングバックして、露出したp型コンタクト層111の表面と面一になるように平坦化させた（図6（b））。エッチングには平行平板電極を用いた反応性イオンエッチング（RIE）法を採用し、反応ガスとして、SF<sub>6</sub>、CHF<sub>3</sub>およびArを組み合わせて使用した。

【0040】次に、発光部100Aを柱状に残してその周囲と、受光部100Bの部分、受光部100Bの受光面の反射率が光検出に最適になるようにn型DBRミラー106を5ベア残してエッチングする。このエッチングのために、保護膜I2（例えばSiO<sub>2</sub>）を形成し、エッチングされるべきでない発光部100Aと対抗

12

する領域に、レジストパターンR2を形成している（図7（a））。

【0041】次に、後でn型オーミック電極117A、Bを形成するために、発光部100Aと受光部100Bの周囲を、n型コンタクト層105の表面が露出するまでエッチングする。このエッチングのために、レジストパターンR2を除去した後、保護膜I3（例えばSiO<sub>2</sub>）を形成し、エッチングされるべきでない発光部100Aおよび受光部100Bと対抗する領域に、レジストパターンR3を形成している（図7（b））。

【0042】次に、後でp型オーミック電極118A、Bを形成するために、上でn型コンタクト層105の表面を露出させた部分の周囲を、第1のp型コンタクト層103が露出するまでエッチングする。このエッチングのために、レジストパターンR3を除去した後、保護膜I4（例えばSiO<sub>2</sub>）を形成し、エッチングされるべきでない発光部100Aおよび受光部100Bと対抗する領域と、n型コンタクト層105の表面を露出させた部分と対抗する領域に、レジストパターンR4を形成している（図8（a））。

【0043】さらに、レジストパターンR4を除去し、保護膜I5（例えばSiO<sub>2</sub>）を形成した後、発光部100Aおよび受光部100Bの第1のp型コンタクト層103同士と、発光部100Aおよび受光部100Bのn型コンタクト層105同士とを電気的に絶縁させるために、両者の境界部分を半導体基板101の途中まで例えばエッチングにより除去して、分離溝119を形成する。この分離溝119の形成にあたり、ドライエッチングを用いることが好ましいが、この分離溝119における界面は発光および受光に影響がないため、ウェットエッチング、あるいはダイシングソーにより形成することもできる。また、分離溝119による絶縁に代えて、上記境界部分に例えばイオン注入により不純物例えばプロトンまたは酸素イオンなどを導入して絶縁してもよい。そしてさらに、発光部100Aの部分の第1のp型DBRミラー102を除去するために、例えばウェットエッチングにより、穴部120を形成した（図8（b））。

【0044】そして最後に、保護膜I2～I5を除去して、第1のp型コンタクト層103の露出した部分に第1のp型オーミック電極118A、Bを、n型コンタクト層105の露出した部分にn型オーミック電極117A、Bを、さらに第2のp型コンタクト層111の露出した部分にリング状に接触する第2のp型オーミック電極116を公知のリフトオフ法により形成し、N<sub>2</sub>雰囲気中で400℃のアロイングを行う（図9）。

【0045】以上の工程により、図1に示すモノリシク受発光素子100が完成する。

【0046】なお、上記の実施例において、各層におけるp型とn型を入れ替えて、極性を逆にしたモノリシク受発光素子としても本発明の趣旨を逸脱するものでは

ない。また、上記の実施例では、AlGaAs系のVCSELについて説明したが、その他のIII-V族系あるいはII-VI族系のVCSELについても好適に適用でき、特に活性層はAlの組成を変えることで発振波長を変更することもできる。また、上記の実施例において、第2のp型DBRミラー110を省いた構造とし、第2のp型オーミック電極116を形成した後に、例えばSiO<sub>2</sub>層とTa<sub>2</sub>O<sub>5</sub>を交互に積層した誘電体多層膜ミラーを発光部100Aのみに形成しても良い。

【0047】以下、上で説明した本発明のモノリシック受発光素子100を、光ピックアップに適用した他の実施例について説明する。

【0048】（実施例2）図10は、本発明の光ピックアップ200の構成を示す概略斜視図である。

【0049】図中、ガラス等の透明基板201の一方の表面上には、断面が鋸歯形状を持つブレース化グレーティングレンズからなるマイクロ対物レンズ202が形成され、他方の表面には、マイクロ対物レンズ202の光軸に直交する直線で2つの領域に分割された回折格子203が形成されている。ここで、マイクロ対物レンズ202はブレース化グレーティングレンズの代わりに、透明基板上に円形開口を持つマスクを形成した後、イオン交換処理によって透明基板中に屈折率分布を付けることによって作成したマイクロ平板レンズを用いてもよい。

【0050】光ピックアップ200は、モノリシック受発光素子100を複数個2次元アレイ状に形成したものと、マイクロ対物レンズ202と回折格子203をそれぞれ複数個2次元アレイ状に形成した透明基板201とを一定の間隔をとった状態で貼り合わせたものを、個々の素子ごとに切り出したものである。ここで、モノリシック受発光素子100と透明基板は、図に示すように、モノリシック受発光素子100のレーザ出射側と回折格子203が対向し、さらにモノリシック受発光素子100の発光部100Aからの出射光の光軸と、マイクロ対物レンズ202の光軸が一致するように、そしてさらに回折格子203の分割線と、モノリシック受発光素子100上の受光部100BRと100BLを結ぶ線が略平行になるように位置合わせして張り合わされている。ここで、モノリシック受発光素子100、マイクロ対物レンズ202、回折格子203はそれぞれ2次元アレイ状に複数形成することが容易であり、それぞれの素子の位置はフォトリソグラフ技術により高精度に位置決め可能であるため、大量の光ピックアップ200を同時に作成可能である。従来の光ピックアップが個々の素子を別々に作成し、高精度な組立調整が必要であったため小型化が困難であり高コストであったのに対して、本発明の光ピックアップ200は非常に小型にもかかわらず、同時に大量に作成することが容易であるという大きなメリットを持つ。

【0051】この光ピックアップ200は図示しない浮

上スライダに固定され、光ディスク201の回転時に、光ディスク201の記録面に対して常にマイクロ対物レンズ202の焦点を結ぶように光ディスク201から一定の距離を隔てて浮上している。このため、本実施例の光ピックアップ200はフォーカスサーボを行う必要がなく、構成を非常に簡略化することができる。また、光ピックアップ200は浮上スライダに搭載されているためディスクチルトが発生せず、高精度なトラッキングを行うことができる。

【0052】ここで、この光ピックアップ200は、回折格子203の2つの領域の分割線が、光ディスクのトラック方向に平行になるように設置される。そして、光ディスクからの反射光の内、領域203Rでの回折光がほぼすべて受光部100BRに入射するように、領域203Lでの回折光がほぼすべて受光部100BLに入射するように、回折格子203の形状が決められている。本実施例では領域203Rの回折光がほぼ+1次回折光のみに、領域203Lの回折光がほぼ-1次回折光のみになるように、この回折格子203のそれぞれの領域を逆の極性にブレース化している。

【0053】次に、この光ピックアップ200の動作について説明する。

【0054】まず、駆動回路205によって発光部100AのVCSELがレーザ光を出射する。このとき、VCSELの出射光量に応じて、発光部100AのPINフォトダイオードに流れる電流をI-V変換器204で検出し、駆動回路205にフィードバックをかけることにより、出射光量が一定になるようにAPC（オートパワーコントロール）を行っている。

【0055】発光部100Aから出射されたレーザ光は回折格子203を通過し、マイクロ対物レンズ202によって光ディスクの記録面上に集光される。光ディスクからの反射光はマイクロ対物レンズ202を通過し、回折格子203によって回折され、分割線によって分離されて受光部100BRと受光部100BLに入射する。受光部100BR、受光部100BLに流れる電流量をそれぞれI-V変換器206R、I-V変換器206Lで検出し、差動増幅器207でそれぞれの信号の差をとることによりプッシュプル法でトラックエラー信号（TES）を検出し、加算増幅器208でそれぞれの信号の和をとることによりデータ信号（RFS）を検出する。

【0056】以上説明したように、本発明のモノリシック受発光素子を光ピックアップに適用することにより、非常に小型の光ピックアップが、大量にかつ容易に作成可能になる。

【0057】

【発明の効果】本発明のモノリシック受発光素子は、同一基板上に受光素子と発光素子を高い位置精度を確保しながら、集積化可能になる。さらに、受光素子をPIN型フォトダイオードとしたことにより、高速変調された

15

光に対して応答速度を向上することができる。またさらに、発光部のVCSELの出力をモニタする部分以外の受光部を共振器構造をもつPIN型フォトダイオードとしたことにより、受光感度を向上することができ、かつ、外光などのノイズを低減することができる。

【0058】また、本発明のモノリシック受発光素子を光ピックアップに適用することにより、作成容易な小型の光ピックアップが実現可能となり、光ディスクにおける記録、再生の高速化および装置全体の小型化、省電力化を図ることができる。

【図面の簡単な説明】

【図1】本発明の一実施例に係るモノリシック受発光素子の断面を模式的に示す断面図である。

【図2】図1に示す装置の概略斜視図である。

【図3】(1)式において $R_1$ を変化させたとき、および、図1においてn型DBRミラー106Bのペア数を変化させたときの量子効率の変化の様子を示す図である。

【図4】(1)式において $R_1$ をn型DBRミラー106Bのペア数が5ペアである時の反射率とし、受光部100Bに入射する波長を変化させたときの量子効率の変化の様子を示す図である。

【図5】(a)～(b)は、それぞれ図1に示す装置の製造プロセスを説明するための概略断面図である。

【図6】(a)～(b)は、それぞれ図5に引き続き行われる製造プロセスを説明するための概略断面図である。

【図7】(a)～(b)は、それぞれ図6に引き続き行われる製造プロセスを説明するための概略断面図である。

【図8】(a)～(b)は、それぞれ図7に引き続き行われる製造プロセスを説明するための概略断面図である。

【図9】図8に引き続き行われる製造プロセスを説明するための概略断面図である。

【図10】本発明の一実施例に係る光ピックアップを模 \*

16

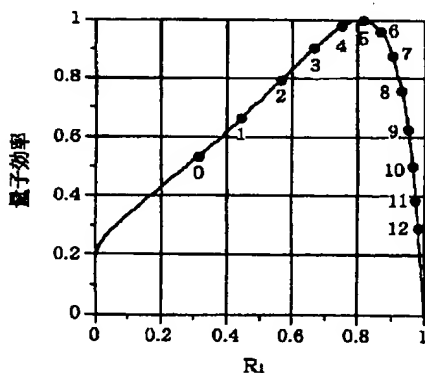
\*式的に示す概略斜視図である。

【図11】従来例のモノリシック受発光素子の断面を模式的に示す断面図である。

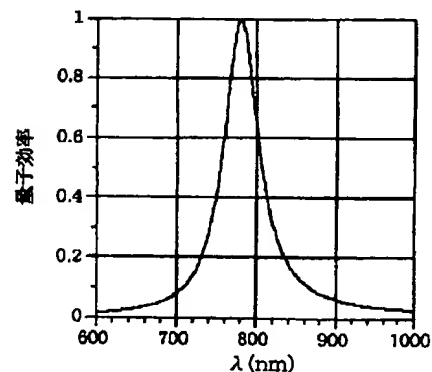
【符号の説明】

- 100A 発光部
- 100A1 VCSEL
- 100A2 PIN型フォトダイオード
- 100B、100BR、100BL 受光部
- 101 高抵抗の半導体基板
- 102 第1のp型DBRミラー
- 103 第1のp型コンタクト層
- 104 吸収層
- 105 n型コンタクト層
- 106、106A、106B n型DBRミラー
- 107 n型クラッド層
- 108 活性層
- 109 p型クラッド層
- 110 第2のp型DBRミラー
- 111 第2のp型コンタクト層
- 112 柱状部
- 113 電流狭窄部
- 114  $\text{SiO}_2$ 絶縁膜
- 115 SOG膜
- 116、118A、118B p型オーミック電極
- 117A、117B n型オーミック電極
- 119 分離溝
- 120 穴部
- I1、I2、I3、I4、I5 保護膜
- R1、R2、R3、R4 レジストパターン
- 201 光ディスク
- 202 マイクロ対物レンズ
- 203、203R、203L 回折格子
- 204、206R、206L I-V変換器
- 205 駆動回路
- 207 差動増幅器
- 208 加算増幅器

【図3】



【図4】

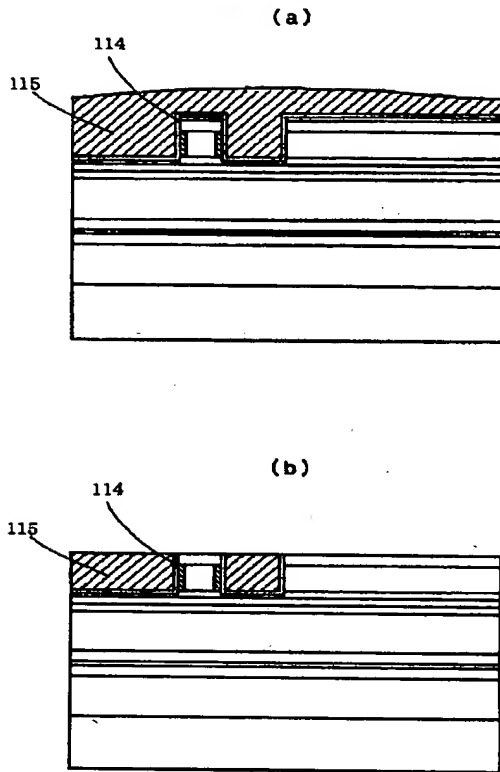


This cross-sectional view shows a central vertical structure (116) rising from a base. The base consists of a substrate (103) with a layer (105) on top. A horizontal layer (118A) is positioned below the central structure, with a small protrusion (117A) on its left side. To the right of the central structure, another horizontal layer (118B) is shown, with a small protrusion (117B) on its right side. The central structure (116) has a top layer (111) with a central opening.

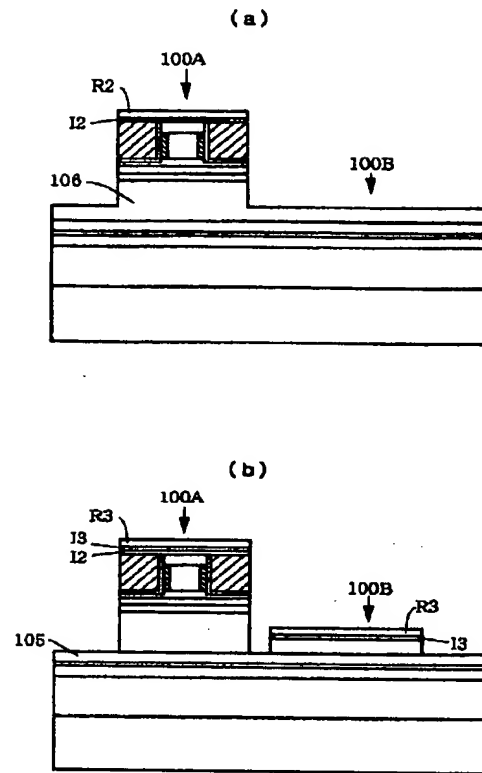
(a)

111  
110  
109  
108  
107  
106  
105  
104  
103  
102  
101

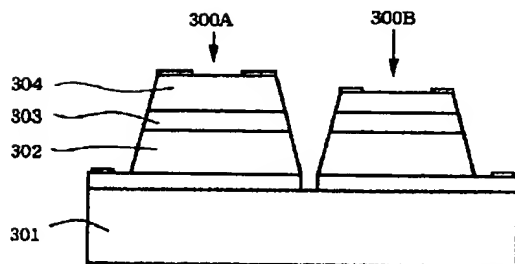
【図 6】



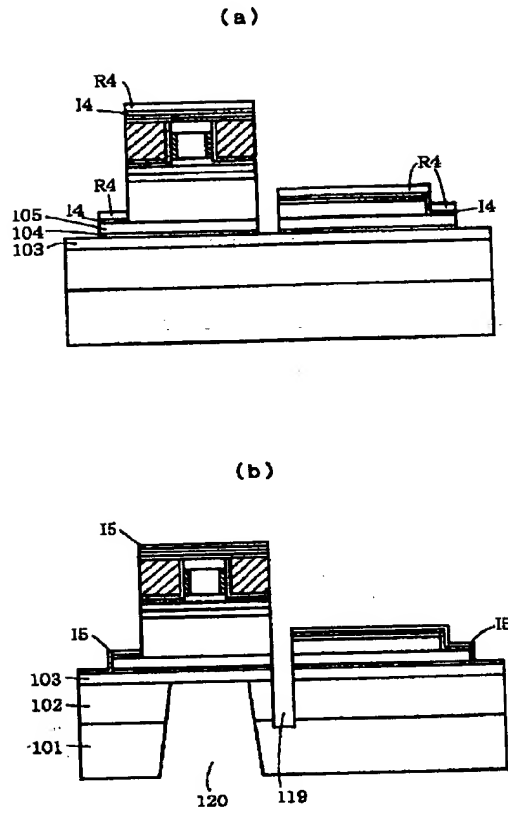
【図 7】



【図 11】



【図 8】



【図 10】

